

文章编号 :1009 - 038X(2001)03 - 0302 - 05

可编程逻辑器件在家电测试仪中的应用

金小俊 , 纪志成 , 孙星海

(无锡轻工大学信息与控制学院 ,江苏无锡 214036)

摘 要 :在分析可编程逻辑器件(PLD)的特点、设计技术及方法的基础上 ,重点介绍了采用 PLD 设计家电测试仪——绝缘、耐压测试仪 . 与传统方法相比 ,这种方法更加经济、可靠 .

关键词 :可编程逻辑器件 ; 家电测试仪 ; 在系统编程

中图分类号 :TP2

文献标识码 :A

The Application of PLD in Household Electronic Appliances ' Tester

JIN Xiao-jun , JI Zhi-cheng , SUN Xing-hai

(School of Information and Control Engineering , Wuxi University of Light Industry , Wuxi 214036 , China)

Abstract : On the base of analyzing the characteristics and designing methods of programmable logic component , a new kind of designing method of tester of household electronic appliances with PLD is introduced in this paper , which is more economical and stable than traditional methods .

Key words : PLD ; household electronic appliances ' tester ; system programmable

可编程逻辑器件 ,简称 PLD(Programmable Logic Device) ,自 20 世纪 80 年代初推向市场以来 ,已获得了很大的发展 . 与传统数字系统设计所采用的标准逻辑器件相比 ,PLD 器件的主要优点为 (1) 规模大 ,一片 PLD 器件规模可达百万门以上 (2) 实现了硬件的软件化设计 ,通过编程可达到硬件结构的重构目的 . 这不仅可以降低系统设计成本 ,还可以充分利用各开发软件提供的元件库或专用模块提高设计效率、缩短设计周期 .

Lattice 公司于 1992 年首次推出系统编程技术 (ISP 技术) ,它无需昂贵的专用编程器 ,可直接对安装在用户目标板上的 PLD 器件进行编程下载 ,也可在装配好后进行系统的逻辑设计和编程下载 ,并能根据系统硬件功能需要实时地加以修改或按预定

程序改变逻辑组态 ,从而使整个硬件设计变得像软件设计那样灵活而易于修改 ,这是标准逻辑器件所无法比拟的 .

1 家电测试仪的组成

本测试仪主要用来对家电产品进行绝缘、耐压测试 ,由直流电源、高压发生装置、绝缘电阻测试仪、高压泄漏电流测试仪、可编程逻辑器件(PLD)、控制电路等部分组成 . 图 1 电路中 ,K0 为电源开关 ,K1 为绝缘自检按钮 ,K2 为高压自检按钮 ,LEM 为电流检测模块 ,J(M) 和 G 为输出端子 ,用于连接被测家电 .

收稿日期 2000 - 10 - 10 ;修订日期 2001 - 03 - 15 .

基金项目 :教育部高等学校骨干教师计划项目(教技司[2000]65 号)资助课题 .

作者简介 :金小俊(1977 -) ,男 ,江苏南京人 ,控制理论与控制工程硕士研究生 .

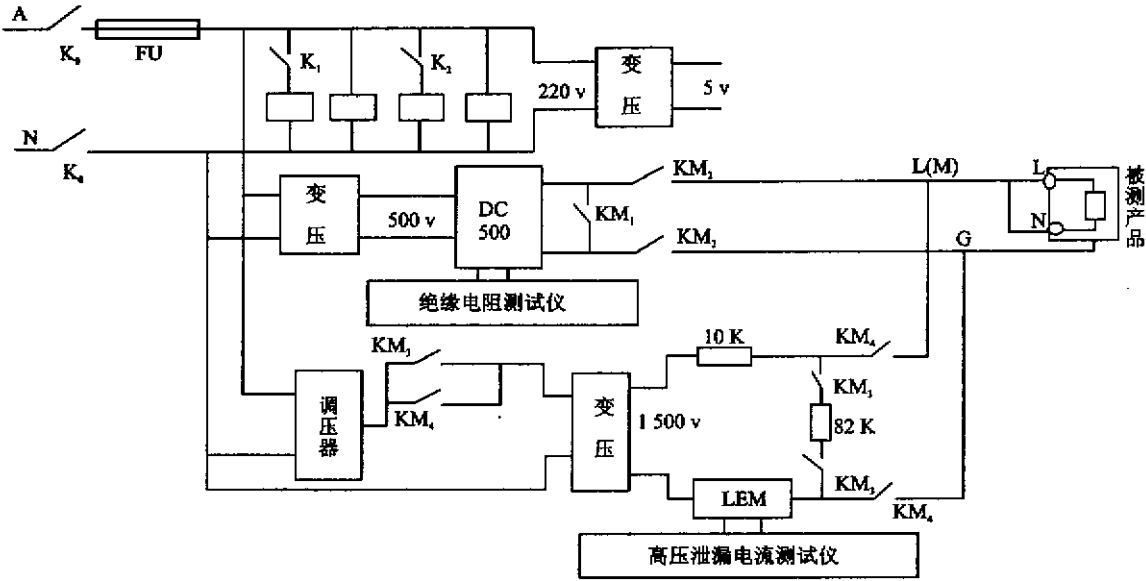


图 1 测试仪组成

Fig.1 Test meter structure

2 PLD 器件的设计方法及软件设计

2.1 设计方法

采用 ISP 技术进行 PLD 设计,在设计过程中,首先要根据系统要求,完成整个系统逻辑功能设计,然后将此逻辑功能按照开发软件的规定,用原理图描述或硬件电路描述语言描述(如 ABEL 语言、VHDL 语言),同时根据所需要的速度和密度选择合适的 PLD 器件,经过编译、分析优化、适配,产生可下载的 JEDEC 文件(即熔丝图)和其它报告文件.此时再对其进行功能或时序仿真,若功能和波形不能满足要求,则对所设计的逻辑再修改直至符合要求,最后将此 JEDEC 文件下载至用户目标板上的 PLD 器件中,至此,设计完成.简化的设计步骤如图 2.

2.2 测试过程分析

系统首先进行自检,自检正常方可使用.进行自检时,自检/检测开关切换到自检状态,按下绝缘自检按钮,绝缘测试指示灯 XD1 亮,继电器 KM1 线圈得电,如绝缘测试电路工作正常,XD2 亮.按下高压自检按钮,高压测试指示灯 XD4 亮,KM3 得电,将 82k 电阻串入测试回路,加 1 500 V 高压,如高压测试电路正常,XD5 亮.

当进行测试时,按下启动按钮,绝缘测试指示灯 XD1 亮,继电器 KM2 触点闭合,将被测家电接入测试回路,加 500 V 直流电压,绝缘测试时间由定时器 1 控制,暂定为 6 秒.6 秒后,若被测绝缘电阻

大于或等于设定值(可调),则 XD3 亮,若小于设定值,则报警.继电器 KM2 释放,绝缘测试结束.经过延时切换,高压测试指示灯 XD4 亮,同时继电器 KM4 闭合,进入高压测试阶段,加 1 500 V 高压(可调),若高压泄漏电流小于击穿电流设定值(可调),XD6 亮,反之报警.高压测试时间由定时器 3 控制,暂定为 6 秒,6 秒后,KM4 释放,高压测试结束.通过检测线上的检测开关检测到下一个家电到时,发出一个脉冲复位,进行下一次测试.

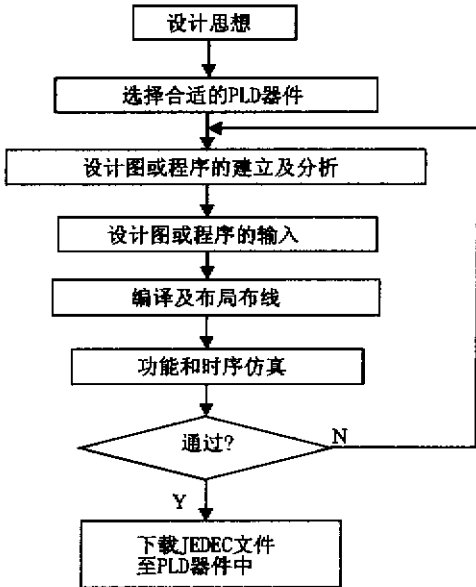


图 2 简化的设计步骤

Fig.2 Simplified design-step

2.3 PLD 的选型及配置

在进行系统设计之前,必须选好 PLD 的芯片型号,以便考虑该片资源是否够用.作者所选用的

PLD 芯片为 Lattice 公司的 1032E-70LJ84, 该器件包含 192 个逻辑宏单元, 有 64 个 I/O 口, 资源足够使用. 由以上分析可知, PLD 器件输入信号包括: 自检/检测选择信号, 高压、绝缘自检信号, 启动信号, 复位信号, 高压自检状态、绝缘自检状态信号, 高压运行状态检测、绝缘运行状态检测信号. 输出信号应控制: 绝缘自检回路、绝缘测试信号、绝缘测试结果指示灯 XD2、XD1 和 XD3, 高压自检回路、高压测试信号、高压测试结果指示灯 XD5、XD4 和 XD6, 绝缘测试、高压测试报警信号 JYWARN 和 GY-

WARN, 绝缘自检、测试线圈 KM1 和 KM2 得失电, 高压自检、测试线圈 KM3 和 KM4 得失电.

2.4 PLD 设计

Lattice 公司的 PLD 器件采用的软件是 ispExpert 7.0, 它提供了原理图输入方式、语言输入方式及原理图和语言混合输入方式, 作者采用第三种输入方式, 即设计出整个系统的逻辑功能原理图, 对于一些开发软件的库中没提供的元件用 ABEL 语言描述它, 使之实现所想要的逻辑功能. PLD 部分的设计如图 3.

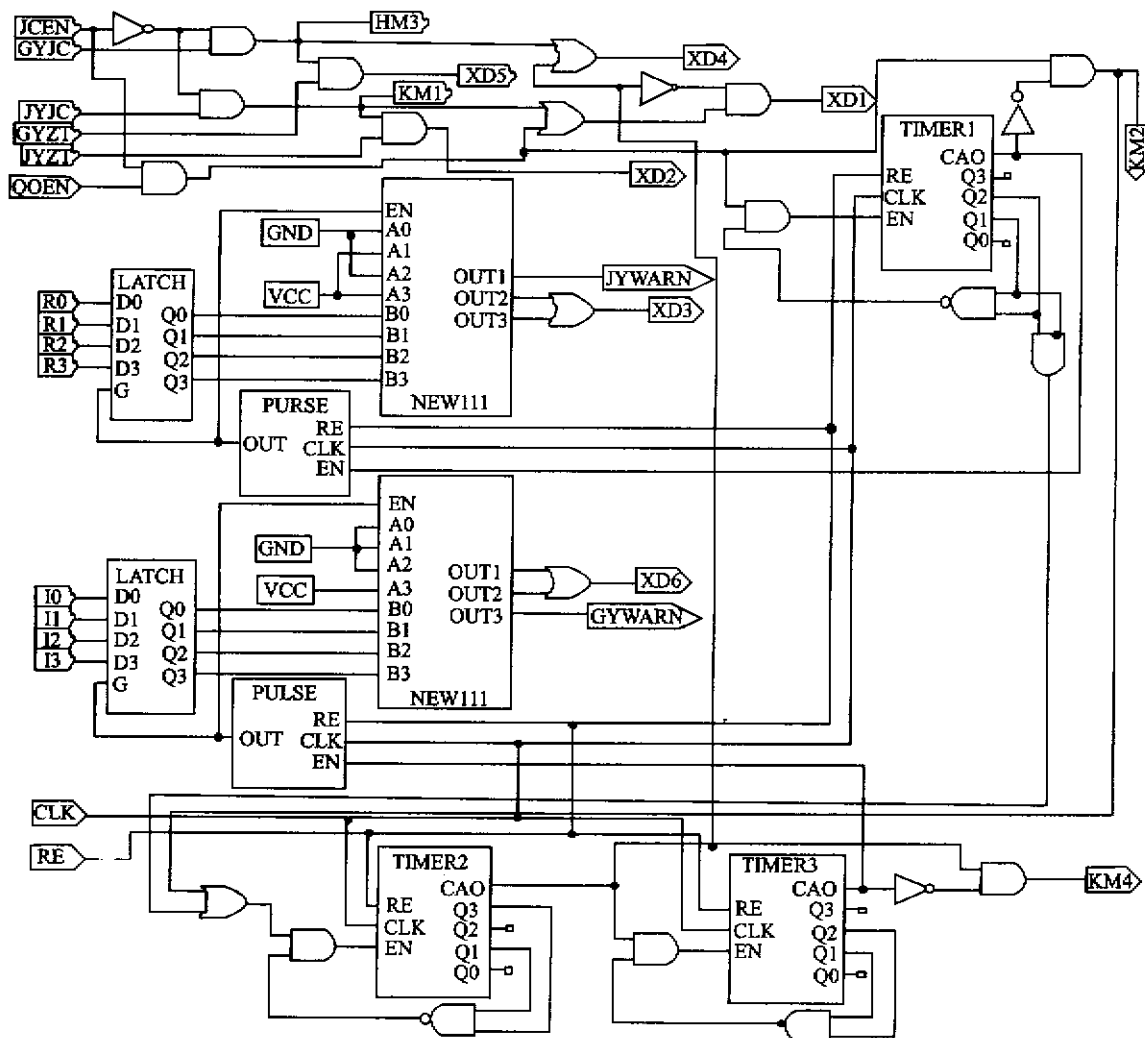


图 3 系统原理图

Fig.3 System principle schema

图 3 中的“NEW111”是一个带使能端的四位比较器, 是用 ABEL 语言描述得到的, 它们的作用就是把测得的绝缘电阻、高压泄漏电流值同安全值(设定值)比较, 若符合要求, 合格指示灯亮, 反之报警. 在实际运用中, 为了能方便改变设定值, “NEW111”的 A0-A3 接拨盘开关, 图中的 A0-A3 端分别固定为 10 和 8, 以便仿真时用.

“LATCH”是一个锁存器, 锁存测到的绝缘电阻、高压泄漏电流数据. “PULSE”是一个脉冲发生器, 它的作用是把一个高电平信号变成一个脉冲信号, 当测试加 500 V 电压或 1 500 V 高压一定时间后, 这个脉冲信号发给锁存器和比较器的使能端, 把测得的绝缘电阻、泄漏电流数据送进来比较.

首先测试绝缘电阻, 加 500V 电压的时间由

“TIMER1”定时器控制,定时比较测得的电阻数据.经过延时,开始测试高压泄漏电流,加1 500 V高压的时间由“TIMER3”定时器控制,定时比较测得的泄漏电流数据.经过一段时间,当检测线上的检测开关检测到下一个家电到时,发出一个脉冲复位,进行下一次测试.

图中的 JCEN、GYJC、JYJC、GYZT、JYZT、QDEN 分别代表自检/检测按钮、高压自检按钮、绝缘自检按钮、高压自检回路状态信号、绝缘自检回路状态信号和启动按钮.

3 绝缘高压测试线路设计

3.1 绝缘电阻测试仪

绝缘电阻的测试按部标要求是在加 500 V 直流电压的条件下进行测量的.高压稳压电路如图 4

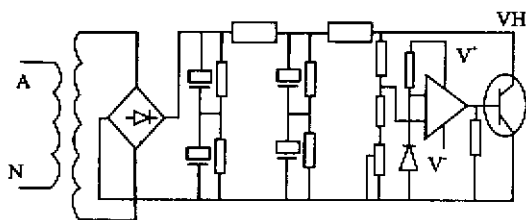


图4 高压稳压电路

Fig.4 Regulator circuit of high voltage

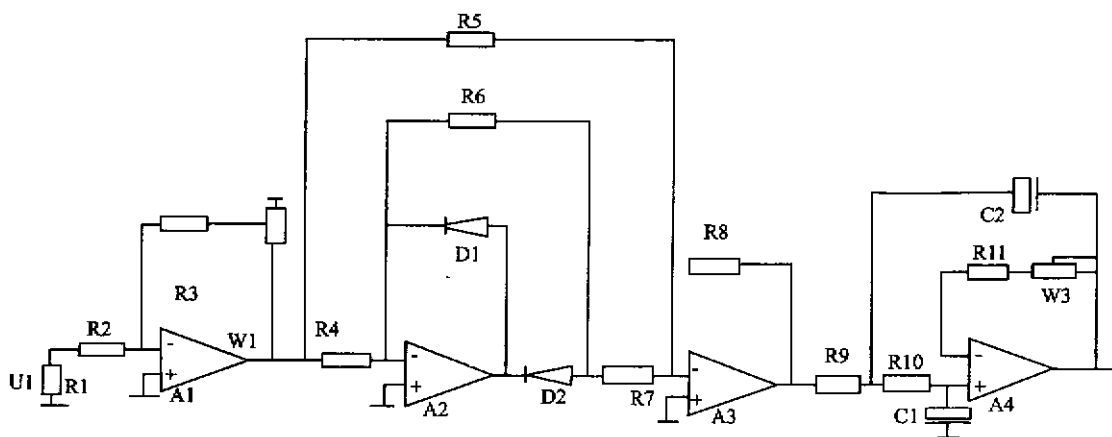


图5 压泄漏电流测试电路图

Fig.5 High voltage leakage current circuit

4 PLD 设计仿真

各厂家开发软件都提供了仿真功能,仿真之前,要编写仿真程序,用它对 PLD 软件设计部分进

所示,经变压器升压,整流,滤波后的高压分压后作为基准信号加到运放同相输入端,当此信号因高压的变动而变化时,经运放开环放大后控制调整管的基极电位,继而改变其 V_{CR} 的导通状况来实现输出电压的稳定.

具体的调整过程是:当高压升高时,运放同相端电压随之升高.由于反相端被精密稳压管箝位,故此升高的电压信号经运放放大后输出电压升高,晶体管基极电位升高, V_{CR} 电压下降,输出高压随着下降,直至降到设定值.

3.2 高压泄漏电流测试

根据国家有关规定,测量电气强度应施加 1 000 V 交流高压 1 min 无击穿、闪络为合格,一般以泄漏电流小于 10 mA 为合格标准,对于出厂检测一般施加 1 S 高压来代替.高压测试的关键是测量高压泄漏电流,作者采用 LEM 电流模块,该模块具有原副边高度绝缘,测量精度高,体积小,质量轻,反应时间快等优点,但重要的是 LEM 模块可以测量任意波形的电流,甚至对瞬态峰值的测量,副边电流忠实地反应原边电流的波形.LEM 电流模块有许多型号,考虑到高压泄漏电流数值较小,故选择 BLB 0.05 电流模块,该模块的测量范围 0~0.07 A,线性度 1%,原边电路耐压 2 000 V/min,匝数比 1:1,频率范围 0~100 KHz.该测试电路如图 5.

行逻辑或时序仿真.绝缘电阻的设定值为 10 M Ω ,而仿真时给定的测到的绝缘电阻为 9 M Ω ,所以应报警;高压泄漏电流的设定值为 8 mA,而仿真时给定的测到的泄漏电流为 7 mA,因此不报警.仿真结果如图 6 所示.

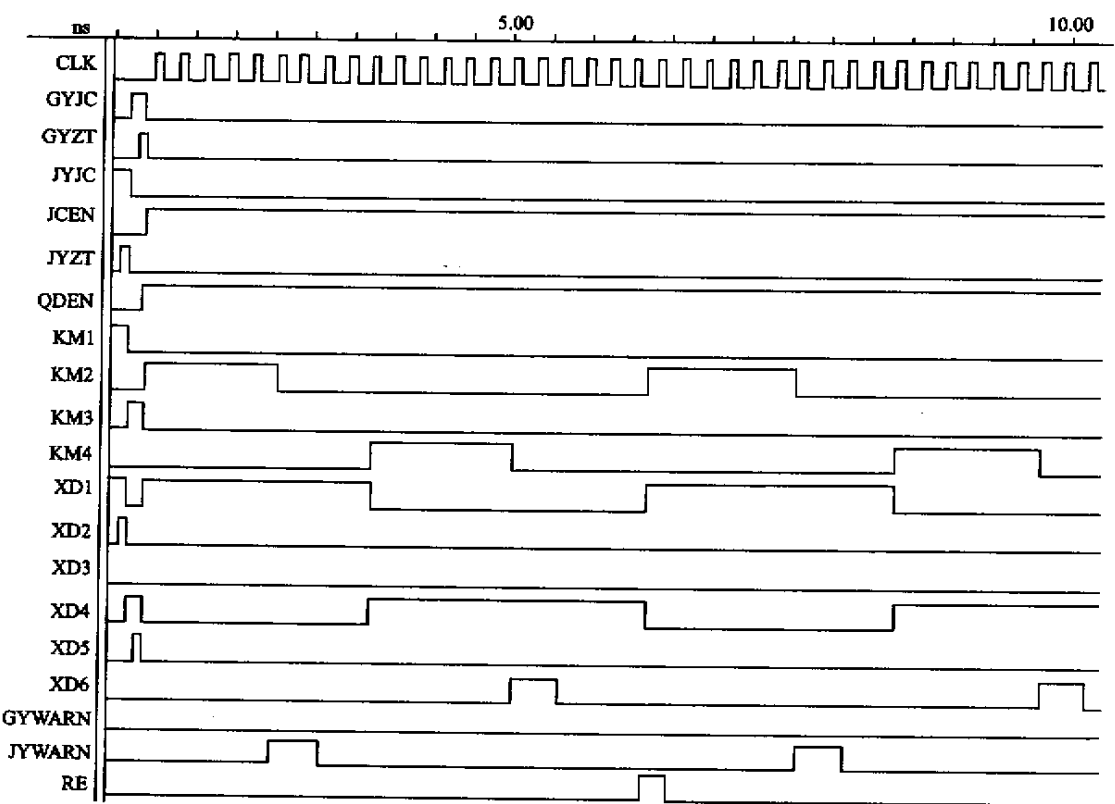


图 6 仿真曲线
Fig.6 Simulated curves

5 结 论

用 PLD 代替 PLC 来设计家电测试仪是完全可

行的 ,它不仅缩小了电路体积、提高了产品的集成度 ,而且成本大大降低 ,由于采用 ISP 技术 ,电路设计也具有更大的灵活性 .

参考文献 :

[1] 黄正瑾 . 在系统编程技术及其应用 [M] . 南京 : 东南大学出版社 ,1999 .
[2] 潘松主编 . EDA 技术简明教程 [M] . 杭州 : 杭州电子工业学院出版社 ,1999 .
[3] 纪志成 , 孙星海 , 范茂兴等 . 可编程序控制器在绝缘、耐压测试仪的应用 [J] . 家用电器科技 ,1997 (3) : 37 ~ 39 .

(责任编辑 朱 明)